

THIẾT KẾ BỘ ĐIỀU CHẾ QPSK TRÊN FPGA DÙNG THUẬT TOÁN CORDIC

Design of QPSK Modulator Using FPGA Based on CORDIC Algorithm

Vũ Văn Tâm^a, Vũ Văn Sơn^{b*}, Chu Văn Hải^b, Đào Quang Tùng^b

^a Đại học Kỹ thuật - Hậu cần Công an nhân dân

^b Học viện Kỹ thuật Quân sự

* e-mail: sontlc246@yahoo.com

TÓM TẮT Việc ứng dụng các thiết bị xử lý số trong các hệ thống thông tin ngày càng đem lại lợi ích và hiệu quả rõ rệt, nhất là đối với các thiết bị xử lý số được chế tạo trên công nghệ mới như công nghệ vô tuyến cấu hình mềm Software Defined Radio (SDR). Thiết bị thông tin SDR là sự lựa chọn hiệu quả trong các hệ thống thông tin hiện nay - các hệ thống thông tin mà đòi hỏi sự hoạt động thông minh, chính xác và ổn định. Phương thức điều chế tín hiệu đóng vai trò quan trọng trong thiết bị thông tin số dựa trên công nghệ SDR. Bài báo trình bày sự thiết kế chế tạo card thực hiện một phương thức điều chế tín hiệu, đó là điều chế QPSK sử dụng công nghệ FPGA dựa trên thuật toán Cordic - thuật toán tính toán các hàm lượng giác dựa trên phương pháp vector quay.

ABSTRACT The implementation of digital processing equipment in communication systems is bringing more obvious advances, especially the one created by new technologies such as Software Defined Radio (SDR). The SDR device is the effective choice in the state - of - the - art communication systems which require the intelligent, precise and stable operation. The method of modulating signals plays a crucial role in digital equipment based on SDR technology. This paper presents the design of card that performs QPSK modulation using FPGA technology based on Cordic algorithm.

Keywords: QPSK; FPGA; Cordic; SDR; DSS