

# MÔ HÌNH PETRI NET THỜI GIAN CỦA CÁC MẠCH SỐ

TIMED PETRI NET MODELS OF DIGITAL CIRCUITS

Dư Đình Viên<sup>1\*</sup>, Hồ Khánh Lâm<sup>2</sup>

## TÓM TẮT

FPGA trở thành một trong những phương tiện chính thực hiện các mạch số. Các hệ thống số lớn thường được thiết kế nhờ sử dụng ngôn ngữ mô tả phần cứng như VHDL hay Verilog. Loại ngôn ngữ này cho phép các mạch được tổng hợp và mô phỏng đầy đủ trước khi xảy ra bất cứ sự thực hiện vật lý nào. Bên cạnh HDL các mạng Petri cũng được sử dụng để thiết kế các hệ thống số và các mạch. Các mạng Petri đã chứng minh được sự hiệu quả trong hỗ trợ các thuật toán để giải quyết các vấn đề trong tổng hợp các mạch số phức tạp hoặc điều khiển vì chúng có thể được mô hình hóa bằng các loại Petri Net. Từ các mô hình Petri Net người thiết kế có thể dễ dàng viết các hàm logic phức tạp trong các chương trình HDL. Bài báo này đề xuất sử dụng mạng Petri thời gian ngẫu nhiên (SPN) và thời gian ngẫu nhiên chung (GSPN) để mô hình hóa và viết các chương trình VHDL để thiết kế các mạch số.

**Từ khóa:** Các hệ thống và các mạch số; VHDL; FPGA; SPN; GSPN.

## ABSTRACT

FPGAs (Field-Programmable Gate Arrays) has become one the key digital circuits implementation media. Modern large digital systems are normally designed by using a hardware description language (HDL) like VHDL or Verilog. This type of language allows the circuits to be synthesized and fully simulated before any physical implementation actually take place. Beside HDL Petri nets are also used to designing digital systems and circuits last years. Petri Nets have already proved very effective in supporting algorithms for solving key problems in synthesis of complex or control circuits as they can be modeled using types of Petri Nets. From Petri net models designers can easy write complex logic functions in HDL programs. In this article proposes we do modelling and write VHDL programs to design digital circuits by using Stochastic Petri Nets (SPNs) and Generalized Stochastic Petri Nets (GSPNs).

**Keywords:** Digital systems and circuits; VHDL; FPGA; SPN; GSPN.

---

<sup>1</sup>Trường Đại học Công nghiệp Hà Nội

<sup>2</sup>Công ty Truyền số liệu, Tập đoàn BCVT Việt Nam

\*E-mail: dudinhvien@gmail.com

Ngày nhận bài: 15/07/2016

Ngày nhận bài sửa sau phản biện: 12/08/2016

Ngày chấp nhận đăng: 15/08/2016